

What's fun in EE

臺大電機系科普系列

讓摩爾定律成真的關鍵： 微影技術 — 影響七十億以上個未來

劉俊宏／台積電 — 臺灣大學聯合研發中心博士後研究人員

余浩濤／臺大電機系碩士班研究生

蔡坤諭／臺大電機系教授

行動化科技改變七十億以上個人類的未來？

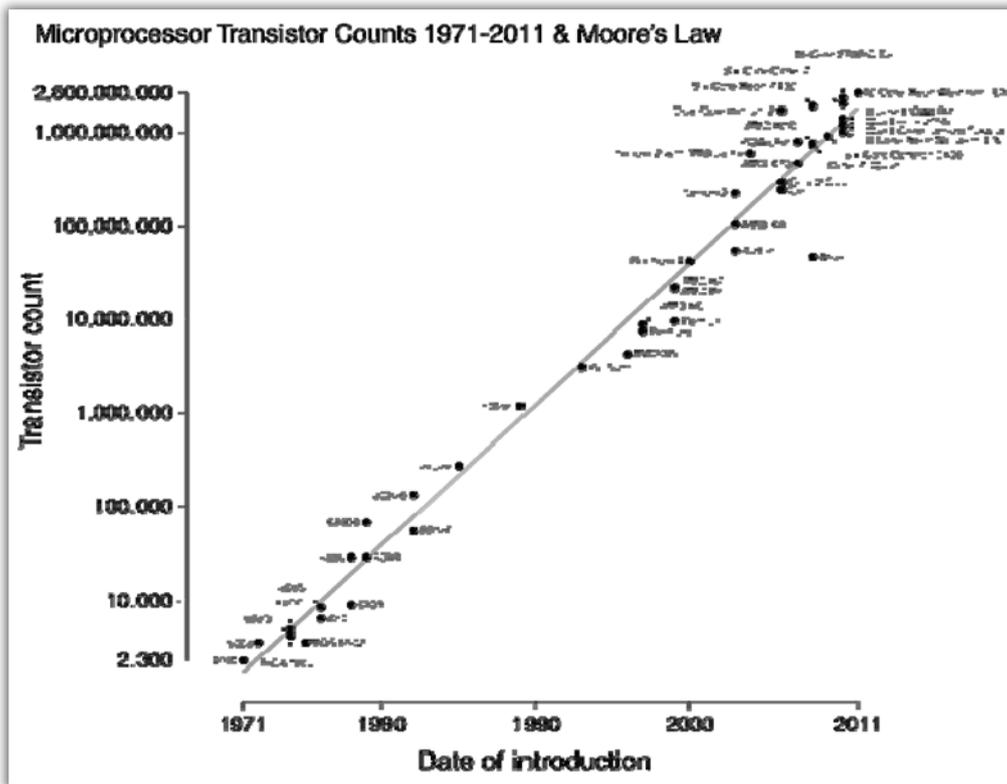
不知大家是否有在智慧型手機或行動裝置上使用臉書^[1] 打卡及上傳照片，跟朋友們分享自己目前在哪間餐廳用餐或是哪個景點旅遊？或是使用行動裝置內的 App — LINE^[2] 跟朋友及家人們免費傳訊息、通話及視訊拉近彼此的溝通距離？行動科技真的是帶給我們生活很大的便利，而且逐漸改變我們的生活模式。英特爾（Intel）院士暨人類學家 Genevieve Bell 博士（如圖一）近日在英特爾科技論壇演講時強調^[3]，「行動化」的未來不會只有單一型式，而是七十億以上個人類的未來。Bell 博士表示：「過去數百年來，行動科技一直在改變人類社會。不僅包括摩爾定律（Moore's law）下持續微縮化的運算技術，全球人口的增長也會影響行動科技的未來。我們的啟發不應只有侷限於新技術的發明，還應考量到人類的需求與渴望。未來不應是由我們自行塑造的單一型式，而是源自於七十億人的未來。」^[3] 而相較於個人電腦（Personal Computer, PC），人們對於行動裝置上元件體積、效能及消耗功率的要求將更為敏感，元件微縮的重要性與日俱增。



圖一 英特爾（Intel）院士 Genevieve Bell 博士於英特爾信息技術峰會上介紹自行車選手穿的智慧衣外套，裡面含有可彎曲且編織至布料裡的積體電路（Integrated Circuit, IC），當自行車手剎車時，智慧衣就會自動發出明亮的紅光確保車手的安全^[4]。

摩爾定律

Bell 博士演講中所提到的摩爾定律是由英特爾（Intel）名譽董事長摩爾（Moore）經過長期觀察發現得之；該定律意思是因半導體製程技術的提升，積體電路（Integrated Circuit, IC）上可容納的電晶體（負責執行運算的最小單元）數量約每隔 18 個月便會增加一倍（請參考圖二）^[5]，性能也將提升一倍，但售價相同；也就是說若在相同面積的晶圓下生產同樣規格的 IC 元件，每隔一年半，IC 的產出量就可增加一倍，換算為成本，即每隔一年半成本可降低五成，平均每年成本可降低三成多。^[5]而半導體製程中的微影（lithography）技術可說是整個半導體工業相當關鍵的製程，因為目前花費在微影製程的經費往往佔整個元件製作絕大部份的成本，而且這個比例尚有逐年增加的趨勢，其重要性不言可喻。



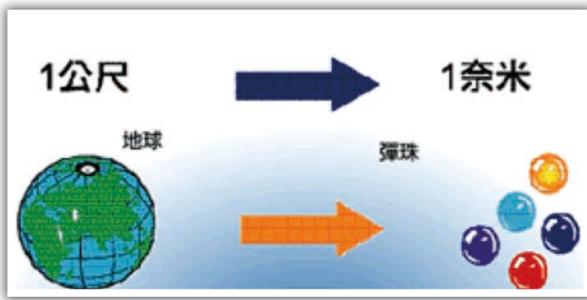
圖二 摩爾定律（Moore's law）示意圖：積體電路（Integrated Circuit, IC）上可容納的電晶體（負責執行運算的最小單元）數量約每隔 18 個月便會增加一倍^[5]。

光學微影技術

那微影技術的基本原理是甚麼呢？其實非常類似於我們日常生活中在照相及沖洗底片，只是大家需要想像，原本的風景或是人物是要感光在底片上，而現今的微影製程（以 22 奈米製程為例）是需要將電路微縮成非常小的圖案（如圖三）^[6]，並投影於光阻上（關於光阻的部份本文後續會介紹），若以人類頭髮直徑（50,000 奈米為例）來比喻，那微縮的圖案大小約莫是將頭髮的直徑再繼續切成 2500 等分。「牛頓雜誌」曾經以地球作比喻：如果地球的直徑只有一公尺，一顆彈珠的直徑就相當於一個奈米（請參考圖四）^[7]。所以 22 奈米線寬就等同於一公尺直徑地球上的 22 顆彈珠肩並肩後的總直徑。



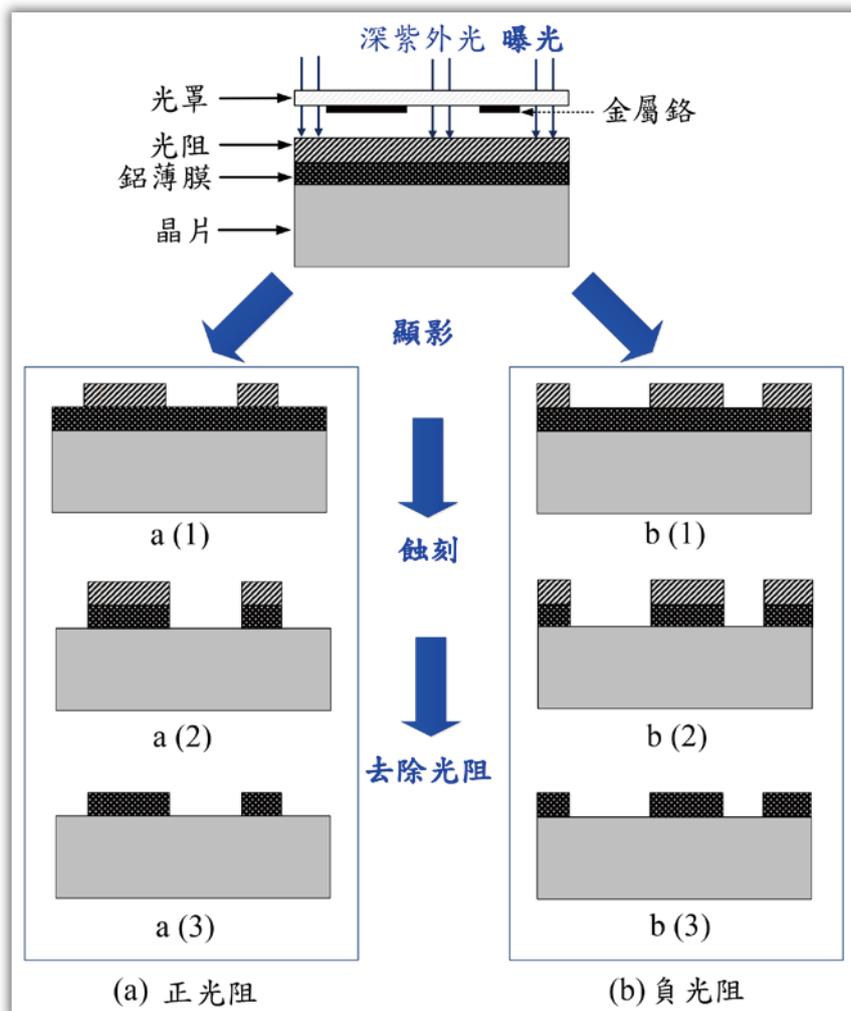
圖三 積體電路（Integrated Circuit, IC）的示意圖^[6]。想像利用微影技術即可將世界地圖微縮投影至一顆小小的積體電路上。



圖四 奈米尺寸之示意圖^[7]。如果地球的直徑只有一公尺，一顆彈珠的直徑就相當於一個奈米。

而微影技術之流程又是甚麼呢？假設我們想在基板上製作非常微小的兩條鋁線（請參考圖五），首先需要在晶片上鍍一層鋁薄膜，其作法是在真空中將鋁加熱使之融化進而蒸發附著在晶片表面上。其後在晶片上利用旋轉塗佈的方式鋪上一層對深紫外光（Deep Ultraviolet light, Deep UV）敏感的光阻（resist），由於這種光阻在尚未揮發以前是呈現液態，所以我們可用約每分鐘數千轉的速度把它旋轉塗佈於晶片上，在烘烤或自然揮發後會於晶片上

形成一層薄膜。再來要準備一光罩（mask），其上有那兩條鋁線的圖案。這光罩是以玻璃或石英做為基底，其上鍍有一層金屬鉻，目的是使光線無法穿透且能定義上述兩條鋁線的圖案。其後再用深紫外光穿透過上述的光罩作曝光，如果使用的為正型光阻（請參考圖五 a），被光線照射到的區域會產生化學反應並改變成一種感光劑（sensitizer），這些感光劑能被顯影劑沖洗掉而達到曝光的效果。顯影完後光阻上就會形成與光罩相同的圖案（請參考圖五 a(1)）。此後再把這晶片放入適當的蝕刻設備中去侵蝕（etch）掉不需要的鋁薄膜，此時上層光阻可當成下層鋁薄膜的保護層，蝕刻完後的晶片上就剩下兩條鋁線上面覆蓋著一層光阻（請參考圖五 a(2)）。最後再以溶劑丙酮把上層的光阻沖洗掉後便完成整個微影製程（請參考圖五 a(3)）。若使用負型光阻，則會如圖 5b 所示，將上述兩條鋁線圖案留白的區域定義出來。圖六^[8]為目前工業界較常使用的光學微影曝光機台外觀及內部元件透視圖。



圖五 微影技術流程圖；(a) 使用正型光阻，(b) 使用負型光阻。



圖六 光學微影曝光機台及內部元件透視圖^[8]

光學微影技術的極限

上述的微影技術是採用光學方法來執行的，由於這種技術非常適合量產，所以半導體工業一直以來都是採用此法，但現今由於製程持續地演進，已經逐漸逼近光學微影解析度的極限。這極限主要是由於光罩上的線寬逐漸縮小，且線與線之間的距離（簡稱間距）也逐漸縮短（請參考圖七），以至光的干涉及繞射行為皆變得更加顯著，進而影響到光阻上成像的品質。如前述圖五，進行光學微影製程時，光會先通過光罩再照射在光阻上進行曝光。為了滿足摩爾定律，光罩上的圖案在每次製程演進時皆需逐次縮小，以物理的角度我們可以視光罩上有無數個狹縫排列在一起，光在行進且通過該些狹縫時，因光罩上縮小的線寬會使得光線產生干涉及繞射現象。光通過光罩上的狹縫時會在光阻上形成如圖八 (a) 所示的能量分佈，當光罩上的線寬（寬度 W ）小到一定程度時，光在通過這個狹縫時便會產生明顯的繞射現象。亦或我們可將光學微影製程想像成利用一支筆在紙上寫字，光可以類比為我們的筆，而光阻則可以類比為紙張。光通過光罩而照射在光阻上就如同使用光在光阻上寫字。在線寬與間距需求尚未縮小時， W 的寬度較寬（請參考圖八 (b)），光在通過時光罩時其繞射與干涉情形不太明顯，因此可較為清楚地光阻上成像（如圖九 (a)）；此時就如同我們欲使用鋼筆去寫出數條很細的直線，因鋼筆寫出的線條很細（類比於該曝光能量較為集中），且這些直線彼此之間較不會互相影響或重疊，因此可寫出數條較為清晰可辨的直線。然而當光罩上的線寬逐漸縮小且間距也逐漸縮短時，光線的干涉及繞射行為會變得更加顯著，相鄰的圖案便會相互影響；此時就如同我們想要用毛筆寫出很細的直線，但墨水在紙上會較容易暈開（類比於該曝光能量較為分散），相鄰的直線便會因為暈開的墨水重疊而導致無法分辨（如圖九 (b)）。所以在線寬與間距逐漸微縮的需求下，干涉與繞射現象會使得光阻上的成像品質受到影響，進而可能無法準確地曝光出需要的圖案。光學微影的解析度（resolution）主要受限於 (1) 曝光機本身的數值孔徑、(2) 光的波長與 (3) 製程相關等參數；上述的解析度可用數學方程式^[9] 表示如下：

$$R = k_1 \frac{\lambda}{NA} \quad (1)$$

R 代表光學微影的解析度極限，也就是至多可曝出多小的線寬，該線寬亦被稱為特徵或關鍵尺寸（feature size or critical dimension）； λ 表示在真空中光的波長，而目前所使用的光學微影波長普遍為 193 奈米；NA 代表成像系統的數值孔徑（Numerical Aperture）； k_1 為一係數，裡面包含了許多製程相關的因子。借由此數學方程式即可大約推算光學微影的解析度極限。根據國際半導體技術藍圖（International Technology Roadmap for Semiconductors, ITRS）^[13] 所提供的資訊，目前 NA 值大約介於 0.5~1.35， k_1 值大約介於 0.7~0.27。

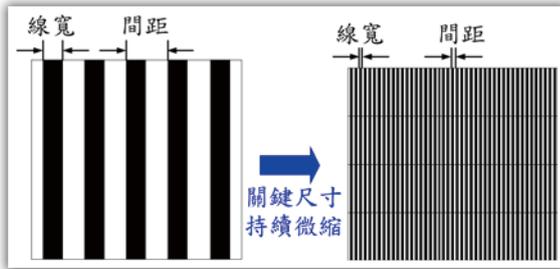


圖 7 線寬與間距持續微縮之示意圖

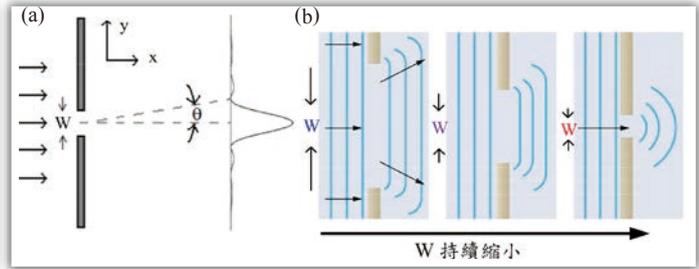


圖 8 (a) 光學繞射後在光阻上的能量分佈情形。(b) 光罩上的線寬（寬度 W）縮小會對光線繞射行為影響加劇。

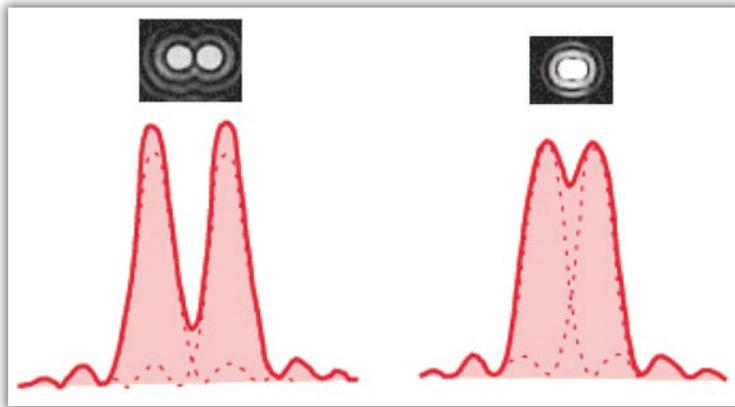


圖 9 (a) 當間距較大時（也就是光罩上圖案較不密集），於光阻上所造成的能量分佈，可以發現兩個能量分佈清晰可辨；(b) 當間距較小時（也就是光罩上圖案較為密集），於光阻上所造成的能量分佈，可以發現兩個能量分佈因重疊而導致無法分辨^[11]。

結論

我們彷彿可以看到光學微影技術逐漸面臨它解析度的極限，那是否尚有其他正在研究發展的方法或技術呢？光學鄰近效應修正（Optical Proximity Correction, OPC）方法是一種將解析度提高的技術（Resolution Enhancement Technique, RET），一般是使用數學計算的方式來補償由於繞射或製程效應所造成的圖案誤差。^[12] 另根據國際半導體技術藍圖

（International Technology Roadmap for Semiconductors, ITRS）^[13] 所提供的資訊（如圖 10；以該圖之 16 奈米

技術節點做為說明），ITRS 建議將來工業界可能可以使用極紫外光微影（Extreme Ultraviolet lithography, EUV lithography）、利用 193 奈米波長之創新浸潤式多重圖案微影（Innovative 193 nm immersion multiple pattern lithography）、無光罩式微影（Maskless Lithograph, ML2）、奈米壓印微影（Nano-imprint lithography）、定向自組裝（Directed Self-Assembly, DSA）及干涉微影（Interference lithography），在將來都有可能應用這些技術來取代目前的光學微影。希望藉由本篇文章粗淺地介紹，能使大家對微影技術有所認識，且持續思索並學習相關基礎理論（如物理，化學，數學等基礎學科），進而踏入此領域進行研究，最終創造出可以影響七十億以上個未來的微影關鍵技術。

技術節點

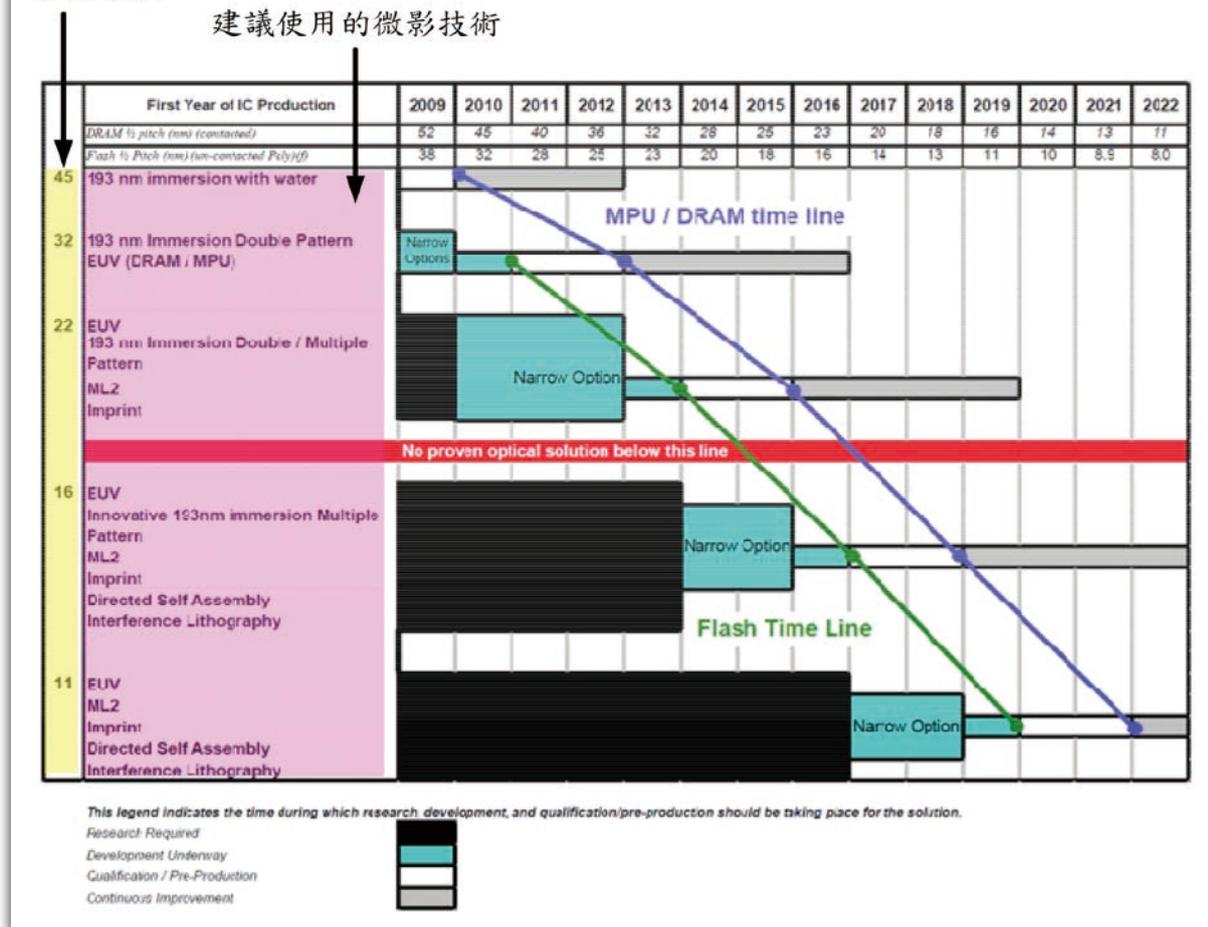


圖 10 國際半導體技術藍圖 (International Technology Roadmap for Semiconductors; ITRS) [13] 根據不同技術節點 (淺黃色框所示) 所建議使用的微影技術 (淡紅色框所示)。

參考連結

1. 維基百科：<http://zh.wikipedia.org/wiki/Facebook>
2. App - LINE：<http://line.naver.jp/zh-hant/>
3. BusinessWire：<http://www.businesswire.com/news/home/20130912006070/en>
4. Fraunhofer Institute for Reliability and Microintegration：http://www.izm.fraunhofer.de/en/news_events/tech_news/hightech-fahradjacke-sporty-supaheroe-erhaelt-red-dot-design-aw.html
5. 維基百科：http://en.wikipedia.org/wiki/Moore's_law
6. The Optical Society：http://www.osa-opn.org/home/articles/volume_21/issue_6/features/a_roadmap_for_optical_lithography/#.Uo7UhtLOtvQ
7. 圖解奈米科技與光觸媒：<http://blog.lib.ntnu.edu.tw/ntnublog/?p=121>
8. ASML：<http://www.asml.com/asml/show.do?ctx=427>
9. 維基百科：<http://en.wikipedia.org/wiki/Photolithography>
10. 維基百科：http://en.wikipedia.org/wiki/Uncertainty_principle
11. HyperPhysics - Georgia State University：<http://hyperphysics.phy-astr.gsu.edu/hbase/phyopt/raylei.html>
12. 維基百科：http://en.wikipedia.org/wiki/Optical_proximity_correction
13. 國際半導體技術藍圖：<http://www.itrs.net/>